

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-127785

(43)Date of publication of application : 25.05.1993

(51)Int.Cl.

G06F 1/26

G06F 1/20

(21)Application number : 03-286567

(71)Applicant : CANON INC

(22)Date of filing : 31.10.1991

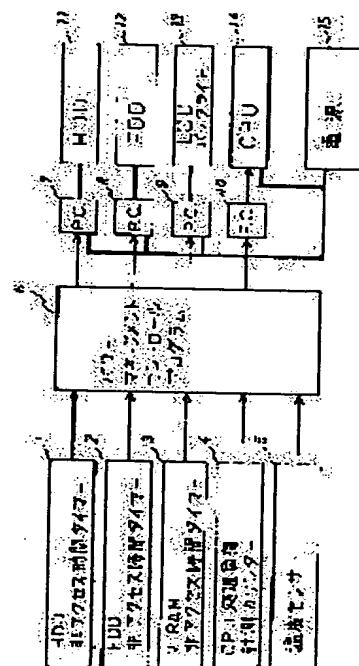
(72)Inventor : OBARA KEIJI

(54) POWER MANAGEMENT CONTROL UNIT

(57)Abstract:

PURPOSE: To reduce the size and price of an electronic device by totally controlling the electric power of respective devices (power managed device) under the power management control.

CONSTITUTION: A control circuit 6 inputs information from three timers 1-3, one counter 4, and a temperature sensor 5, controls power controllers 7-9 and a frequency controller 10 by executing a power management control program in consideration of the temperature information, and controls the electric power supplied from a power source 15 to a hard disk device 11, a floppy disk device 12, an LCD back light 13, a CPU 14, etc., to hold the temperature in the electronic device below a permissible maximum value. Namely, the electric power of the devices under the power management control is totally controlled according to the detected temperature value in the specific place of the electronic device to hold the temperature in the electronic device below the permissible maximum value.



LEGAL STATUS

[Date of request for examination]

18.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3086032

[Date of registration]

07.07.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-127785

(43)公開日 平成5年(1993)5月25日

(51)Int.Cl.⁵

G 0 6 F 1/26

1/20

識別記号

庁内整理番号

F I

技術表示箇所

7165-5B

7927-5B

G 0 6 F 1/ 00

3 3 4 Z

3 6 0 D

審査請求 未請求 請求項の数1(全 8 頁)

(21)出願番号 特願平3-286567

(22)出願日 平成3年(1991)10月31日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 小原 啓二

東京都大田区下丸子3丁目30番2号 キャ
ノン株式会社内

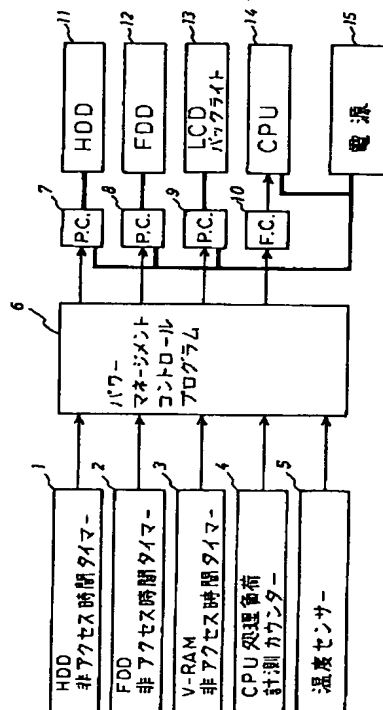
(74)代理人 弁理士 谷 義一 (外1名)

(54)【発明の名称】 パワー・マネージメント・コントロール装置

(57)【要約】

【目的】 電子装置の内部温度を許容最高値以下に維持する。

【構成】 各タイマー1～3、およびカウンタ4のいずれかの値と、電子装置の温度マージンの最低の場所に設けた温度センサー5の値との両方が満たされたときに各デバイス11～14の電力を統合的に制御する制御回路6を具える。



【特許請求の範囲】

【請求項1】 電子装置の複数の状態監視結果に基づいて当該電子装置を構成する各デバイスの電力を制御するパワー・マネージメント・コントロール装置において、前記電子装置の所定の場所の温度を検出する温度検出手段と、該温度検出手段の検出結果および前記状態監視結果に基づいて前記各デバイスの電力を統合的に制御する手段とを具えたことを特徴とするパワー・マネージメント・コントロール装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えばノート型パソコン、ノート型ワープロ等の小型化を要求される電子装置におけるパワー・マネージメント・コントロール装置に関するものである。

【0002】

【従来の技術】従来、電子機器におけるパワー・マネージメント・コントロールは、低消費電力化のために、その電子装置内の各デバイスがしばらく使用されないとおもわれる時に、そのデバイスへの電力を制限したり、その電子装置の動作負荷が軽い時に、その動作速度（パソコンやワープロの場合は、CPUの動作クロック周波数）を適当に低くしたりするものであった。ノート型パソコンを例にとると、図4に示すような構成となる。同図において、6はパワー・マネージメント・コントロール・プログラムを実行する制御回路、1～4は代表的な装置状態監視項目に対応する手段であり、1はハードディスク装置11がある一定時間アクセスがなかった場合に、そのことを制御回路6へ知らせることができるHDD非アクセス時間タイマーである。同様に、2はフロッピーディスク装置12がある一定時間アクセスがなかった場合に、制御回路6へ知らせることができるFDD非アクセス時間タイマーであり、3はLCDディスプレイ装置の表示内容がある一定時間変化しなかった（つまり、ビデオRAM（V-RAM）へのアクセスがある一定時間なかった）ことを制御回路6へ知らせることができるV-RAM非アクセス時間タイマーである。また、4は、CPUが一定時間内に行う無効処理（例えば、ただ単にキー入力されるのを待っているキー入力待ちルーチンや、現在までに要求のあったイベントは全て処理してしまっ

実行されている。

【0003】制御回路6におけるパワー・マネージメント・コントロール・プログラムは、タイマ1～3、カウンタ4からの割込みにより起動されると、まず、どの装置状態監視項目による要求かをチェックし、その項目に応じた処理を行う。例えば、項目が、HDD非アクセス時間タイマー1の場合、パワー・マネージメント・コントロール・プログラムは、今後しばらくの間、HDDのアクセスはないだろうと予測してパワー・コントローラ（P. C.）7に指示をして、電源15からハードディスク装置（HDD）11へ供給されている電力を制限する。同様に、項目がFDD非アクセス時間タイマー2の場合、パワー・マネージメント・コントロール・プログラムは、今後しばらくの間FDDのアクセスはないだろうと予測して、パワー・コントローラ（P. C.）8に指示をして、電源15からフロッピーディスク装置（FDD）12へ供給されている電力を制限する。また、項目がV-RAM非アクセス時間タイマー3の場合、パワー・マネージメント・コントロール・プログラムは、今後しばらくの間ディスプレイ画面は参照されないだろうと予測して、パワー・コントローラ（P. C.）9に指示をして、電源15からLCD表示器用のバックライト13に供給されている電力を遮断する。以上説明した3つの装置状態監視項目により電力を制限及び遮断された装置11～13は、アプリケーションプログラム等からのアクセス要求があった時に、やはり割込みにより制御回路6のパワー・マネージメント・コントロール・プログラムに知らされ、同プログラムがそのアクセス要求のあった装置11～13に対応するパワーコントローラ7～9に指示をすることによって、電力が回復する。

【0004】最後に装置状態監視項目による要求が、CPU処理負荷計測カウンタ4の場合には、制御回路6におけるパワー・マネージメント・コントロール・プログラムは、この要求の要因が、カウント値がある一定値を上まわったことによるものか、ある一定値を下まわったことによるものかを判別する。そして、ある一定値を下まわった場合には、CPU14の処理速度は、もっと低くてもよいと判断できるため、周波数コントローラ10に指示をしてCPU14の動作クロック周波数を低くする。CPU14の動作クロックを低くすると、CPU14の消費電力はもちろんのこと、CPU14と同期して動作するメモリや周辺回路等の消費電力も下がり、かなりのパワー・セーブとなる。

【0005】また、CPU処理負荷計測カウンタ4がある一定値を上まわった場合には、CPU14の処理速度が遅すぎると判断し、CPU14の動作クロック周波数を高くする。一般のパソコンでは、この状態にある時間はかなり少い。よって、このようにCPU14の動作クロック周波数を制御することにより、低消費電力化が

計られる。

【0006】従来のパワー・マネージメント・コントロールは、以上説明したように動作し、電子装置の低消費電力化を行っていた。

【0007】

【発明が解決しようとする課題】しかしながら、電子装置の機構設計は、その装置の最高保障周囲温度でその装置の動作で考えられる最高の負荷条件での連続運転（実使用ではほとんどありえない状態）でも正常に動作することを前提とするため、電源部や大電力パーツの放熱対策を考慮し、大きな放熱板や送風ファンを使ったり、各パーツ間の間隔を一定以上設ける等の手段を講じなければならず、装置の小型化を進める上で、大きな障害となっていた。

【0008】そこで本発明の目的は以上のような問題を解消したパワー・マネージメント・コントロール装置を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するため本発明は電子装置の複数の状態監視結果に基づいて当該電子装置を構成する各デバイスの電力を制御するパワー・マネージメント・コントロール装置において、前記電子装置の所定の場所の温度を検出する温度検出手段と、該温度検出手段の検出結果および前記状態監視結果に基づいて前記各デバイスの電力を統合的に制御する手段とを具えたことを特徴とする。

【0010】

*

【表1】

- { bit 0 = 1 : CPUの動作クロックを高速にする。
- { bit 0 = 0 : CPUの動作クロックを低速にする。
- { bit 1 = 1 : HDDの電力を制限しない。
- { bit 1 = 0 : HDDの電力を制限する。
- { bit 2 = 1 : FDDの電力を制限しない。
- { bit 2 = 0 : FDDの電力を制限する。
- { bit 3 = 1 : LCDバック・ライトの電力を遮断しない。
- { bit 3 = 0 : LCDバック・ライトの電力を遮断する。

【0014】そして、両ポートの対応するbitどうしの論理積をとって最終結果となり、その結果の1と0が図1の7～10の各コントローラに次の対応のように制御回路6から出力され、それによって各デバイス11～

*【作用】本発明によれば、電子装置の特定の場所の検出温度値に基き、パワー・マネージメント・コントロールによって制御されているデバイスの電力を統合的に制御することによって、例えばその電子装置の内部温度が許容最高値以下に維持される。これによって、その温度値に基づいた電力制御を行うことにより、放熱対策部品を省略したり、放熱対策空間を小さくでき、装置の小型化、低価格化が可能となる。

【0011】

10 【実施例】図1に示すように、制御回路6は、図4で示した3つのタイマー1～3、1つのカウンタ4の他に温度センサー5からの情報を入力し、その温度情報をも加えてパワー・マネージメント・コントロール・プログラムを実行してパワー・コントローラ7、8、9や、周波数コントローラ10を制御し、電源15から、HDD11、FDD12、LCDバックライト13、CPU14等へ供給される電力を制御し、電子装置の内部温度を許容最高値以下に維持する。

20 【0012】図2は、実施例において、制御回路6内のパワー・マネージメントで利用するI/Oポートのデバイス・コントロール・ポートと温度コントロール・ポートとを示す。この2つのポートは密接な関係があり、両者一体で被パワー・マネージメント・デバイスの電力を制御する。両ポートの各bitはそれぞれ次のように対応する。

【0013】

14がパワー・コントロールされる。

【0015】

【表2】

| | | |
|-------------------------|--------------------|---|
| 5 両ポートのbit 0 の論理積 | → 周波数 コントローラ 10 | 6 { 1 : CPUクロック高速 0 : CPUクロック低速 |
| 両ポートのbit 1 の論理積 | → パワー・ コントローラ 7 | { 1 : HDDの電力を制限しない 0 : HDDの電力を制限する |
| 両ポートのbit 2 の論理積 | → パワー・ コントローラ 8 | { 1 : FDDの電力を制限しない 0 : FDDの電力を制限する |
| 両ポートのbit 3 の論理積 | → パワー・ コントローラ 9 | { 1 : バックライトの電力を遮断 しない 0 : バックライトの電力を遮断 する |

【0016】つまり、例えば、HDDの場合、両ポートのbit 1が両方とも“1”の時のみ、電力が正常に供給され正常に動作できるが、どちらかのポート、あるいは両ポートのbit 1が“0”の時には電力が制限され、HDD内の動作状態フラグのbusy bitが有効となり、アプリケーションプログラムからのHDDアクセス要求に対してその要求を待たせる。他のデバイスも同様である。

【0017】以上の様な構成において、このパワー・マネージメント・コントロール・プログラムの動作を図3に示す。

【0018】図3において、S18～S21を除いたものは、前述の従来のパワー・マネージメント・コントロール・プログラムと同じである。よって、S18～S21が以下の説明のように組込まれて、本発明のパワー・マネージメント・コントロール・プログラムが実行される。

【0019】まず、このパワー・マネージメント・コントロール・プログラムは、各装置状態監視項目（タイマー1～3、カウンタ4、センサー5）や、アプリケーション等からの各デバイスへのアクセス要求により、割り込み処理として起動させられる。従って、アプリケーション・プログラムからは見かけ上、平行して動作しているように見える。

【0020】起動された本プログラムは、まず、何の要因により起動されたかをチェックする。それが、S2、S4、S6、S8、S10、S12、S14、S18である。

【0021】まず、S2で、要因がHDD非アクセスタイマであると判定されたら、S3によりデバイス・コントロール・ポートのHDD bit (bit 1)を“0”とし、HDDへの電力を制限する。既に制限されていた場合には、その状態を維持する。

【0022】また、S4で、要因がHDDアクセス要求であると判定されれば、S5により、デバイス・コントロール・ポートのHDD bitを1として、HDDへの電力を供給するように指示する。そして、このアクセスから次のアクセスまでの時間を計るための、HDD非ア

クセスタイマーをクリアした後、再スタートさせ時間をカウントさせる。

【0023】S6～S9は先のHDDと同じことをFDDについても行っている。S10～S13も同様にV-RAMについてである。

【0024】次に、S14で、要因がCPU処理負荷計測カウンタ4であると判定されると、S15でカウンタ値を読んで、カウンタがある一定値を上まわったためのもの（カウントOVER）か、それともカウンタが別のある一定値を下まわったためのものかをチェックし、もし、カウントOVERであれば、CPU負荷が軽いことを示すため、S16のようにデバイス・コントロール・ポートのCPU bit (bit 0)を0とし、CPUの動作クロックを下げる。また、カウントOVERでなければ、CPU負荷が重いことを示すため、S17のようにデバイス・コントロール・ポートのCPU bitを1として、CPUの動作クロックを上げる要求を出す。

【0025】ここまでは、従来のパワー・マネージメント・コントロールとほぼ同じであるが、この場合は、S5、S9、S13、S17で、デバイスに電力を供給するよう要求を出したり、CPUの動作クロックを上げる要求を出しても、いつも直に実行されるとは限らない。つまり、温度コントロールポートの対応するbitが1であれば直に実行されるが、0であれば、それが1になるまで、その要求が待たされることになる。これは、後述の温度コントロールに優先度を持たせ、電力を統合的に制御可能としているためである。

【0026】本実施例における温度センサーは、システムの性能を極端に落とさない程度の一定時間間隔（例えば1分間隔）で割り込みを発生し、パワー・マネージメント・プログラム中で、その測定温度結果を読めるものとする。この測定温度とは、装置の温度的に最も重要な点（温度が上昇してくると、最初に支障をきたす部分、つまり温度マージンの最低点）の温度の測定値のことである。本実施例では一般の半導体の動作許容最高値が70℃であることから、測定点を装置内部のプリント基板周辺とし、5℃のマージンをとって65℃を測定点の許容最高値とした。

【0027】そこで、パワー・マネージメント・プログラムは、S18で、温度センサー割込みの要因であると判定されると、S19でその時点の測定温度結果を読み、その値Tが65℃を超えているかどうかを判別し、もし、超えていれば、S20において現在の装置の温度を下げるために、現在電力が供給されているデバイス（温度コントロール・ポートの対応bitが1のもの）の電力を強制的に制限したり遮断することにより、装置の温度を下げようとする（詳細は後述）。逆に、S19で測定温度結果の値Tが65℃を下まわっている場合には、もはや、電力制限する必要がないため、S21においてそれ以前に測定温度結果の値が65℃を超えて電力を強制的に制限したり遮断しているものがあれば、それらを解除してやり、なければ、何もしない（詳細は後述）。

【0028】この時、装置の電力を統合的に制御するため、被パワー・マネージメント・デバイスに、その電力を制限してもシステムに対する支障ができるだけ小さく、電力削減効果の大きいものから順に優先順位を付け（この例では、図2のように温度コントロール・ポートの各bitに被パワー・マネージメント・デバイスを割当て、bit0を高優先とした。つまりCPU動作クロック>HDD>FDD>LCDバックライトの優先順位となる。）、測定温度が上がり、電力を制限する場合は（S20）、優先順位の高いものから順にチェックして行き、まだ制限されていないもの（温度コントロール・ポートの対応bitが1のもの）があれば、（1回の温度センサー割込みに対し、）最初に見つかった1つのデバイスの電力を制限する（温度コントロール・ポートの対応bitを0とする）。逆に、測定温度が下がり、電力を回復させる場合には（S21）、優先順位の低いものから順にチェックして行き、電力制限されているもの（温度コントロール・ポートの対応bitが0のもの）があれば、最初に見つかった1つのデバイスの電力を回復させる（温度コントロール・ポートの対応bitを1とする）。

【0029】〔他の実施例〕前記実施例では、CPUの動作クロック周波数は、高いか低いかの2段階しか制御していないが、これをもっと細かく分けて制御すれば、

システムの効率をさらに上げることができる。さらに、前記実施例では測定温度の値をパワー・マネージメント・プログラムが読み取って、65℃を超えているかどうかを判別していたが、温度センサーを測定温度が65℃を超えると1、下まわっていると0となるような構成とし、パワー・マネージメント・プログラムは、その1か0の情報のみを読み、それによって65℃を超えているかどうかを判別できるようにすることもできる。

【0030】

10 【発明の効果】以上説明したように本発明によれば、パワー・マネージメント・コントロールされている各デバイス（被パワー・マネージメント・デバイス）の電力を統合的に制御することにより、従来必要とした、放熱対策部品（送風ファンや、放熱板）を省略したり、放熱対策空間をなくすことができ、その電子装置の小型化、低価格化が実現できる。

【図面の簡単な説明】

【図1】本発明実施例の構成を示すブロック図である。

20 【図2】本実施例における2つのI/Oポートの内容を示す図である。

【図3】本実施例でのパワー・マネージメント・コントロール・プログラムの動作を表わすフローチャートである。

【図4】従来のパワー・マネージメント・コントロール装置の構成例を示すブロック図である。

【符号の説明】

- 1 HDD非アクセスタイマー
- 2 FDD非アクセスタイマー
- 3 V-RAM非アクセスタイマー
- 30 4 CPU処理負荷計測カウンタ
- 5 温度センサー
- 6 制御回路
- 7～9 パワー・コントローラ
- 10 周波数・コントローラ
- 11 ハードディスクドライブ装置（HDD）
- 12 フロッピーディスクドライブ装置（FDD）
- 13 LCDのバックライト
- 14 CPU
- 15 電源

【図2】

デバイス・コントロール・ポート

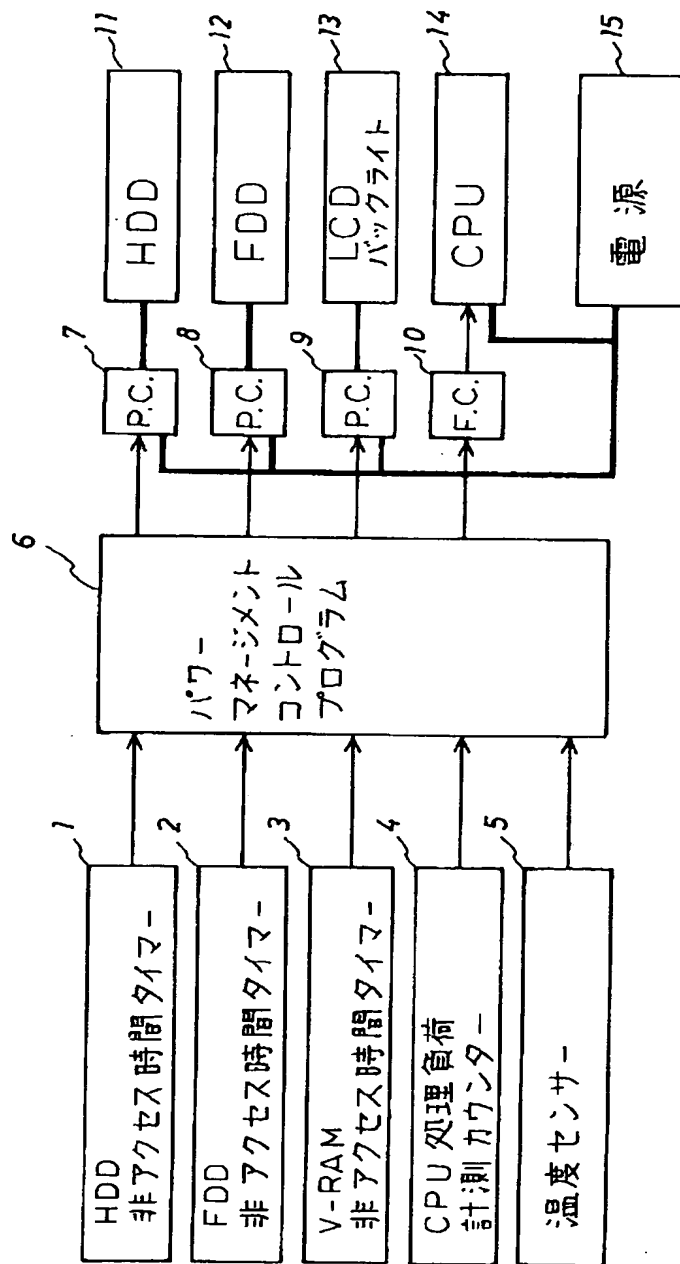
| | | | |
|------------|-----|-----|-----|
| バック ライト | FDD | HDD | CPU |
|------------|-----|-----|-----|

bit3 bit2 bit1 bit0

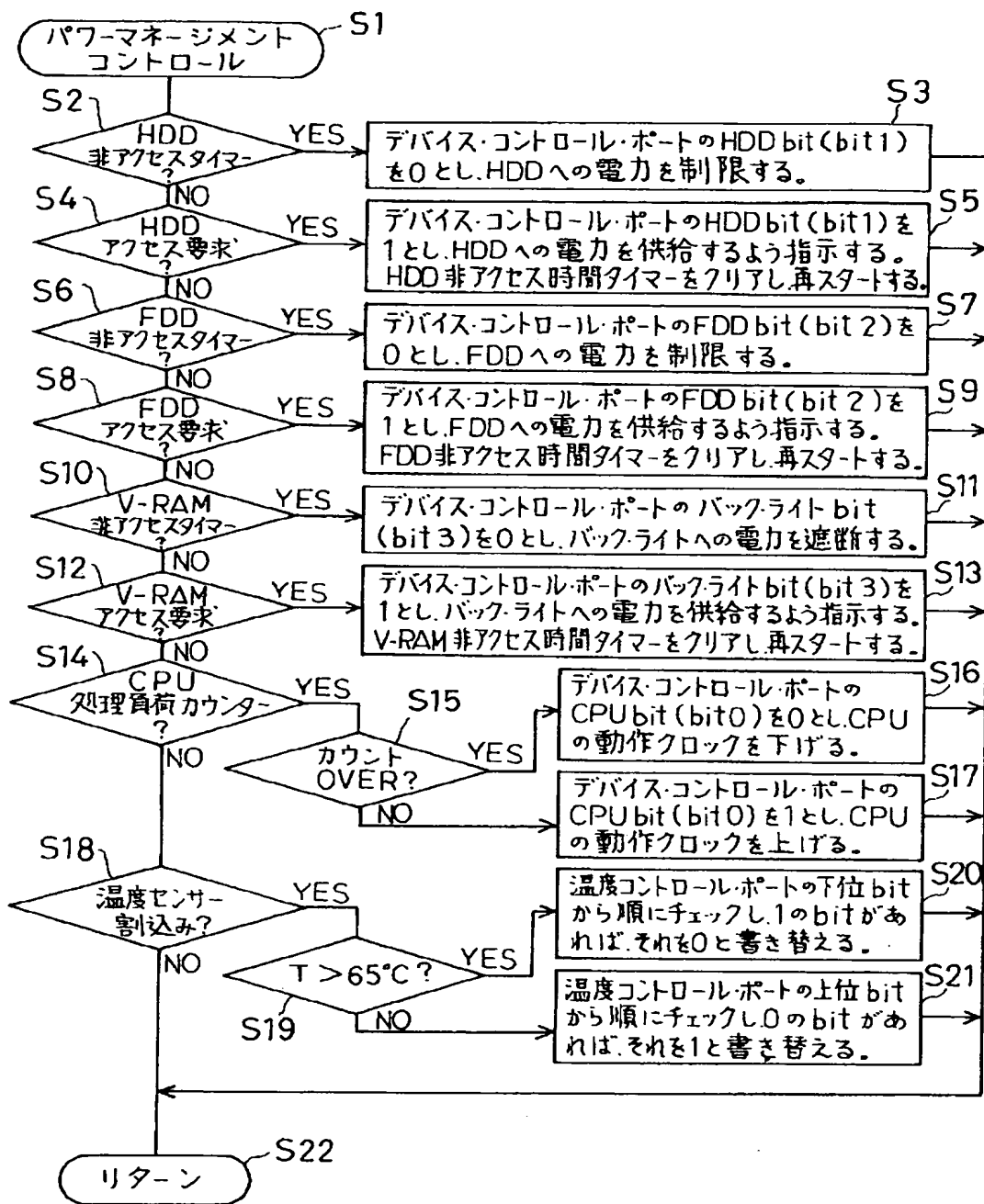
温度コントロール・ポート

| | | | |
|------------|-----|-----|-----|
| バック ライト | FDD | HDD | CPU |
|------------|-----|-----|-----|

【図1】



【図3】



【図4】

